

## Architetture degli Elaboratori II

### II Compito di Esonero - 5/6/2003

**Cognome, Nome:**

**Matricola :**

Ogni esercizio riporta fra parentesi il suo valore in trentesimi (punteggio totale 33/30).

1. (punti: 6)

Descrivete quali sono i metodi più comunemente usati per alleviare le penalizzazioni di salto nelle pipeline.

Indicare come può essere realizzato e quanto spazio occupa un predittore dinamico a due bit su una macchina che emette indirizzi a 32 bit.

2. (punti: 8)

Una possibile istruzione con modalità di indirizzamento indiretto nel linguaggio IJVM potrebbe assumere questo aspetto:

`indload <varnum>`

dove nella cella puntata da `<LV + varnum>`, si trova lo spiazzamento rispetto a `LV` della cella da caricare sullo stack. Nell'ipotesi che `varnum` occupi un byte, per questa nuova istruzione:

- (a) Scrivere il  $\mu$ -interprete MIC-1;
- (b) Scrivere il  $\mu$ -interprete MIC-2.
- (c) Scrivere il  $\mu$ -interprete MIC-3.

Valutare e confrontare i tempi di esecuzione nei tre casi.

3. (punti: 6)

Cosa si intende per modalità di indirizzamento in una istruzione ISA? Supponendo di disporre di una macchina con 32 registri operandi numerati da `R0` a `R31`, e facendo riferimento a una istruzione `MOV R1 <OP>` che sposta l'operando `<OP>` nel registro `R1`, indicate quali sono le modalità di indirizzamento più usuali, e che interazione hanno i registri e la memoria della macchina.

4. (punti: 8)

Si consideri una CPU di ultima generazione che emette indirizzi a 64 bit. La memoria centrale della macchina è organizzata a celle di 1 byte.

Sulla base dell'organizzazione della CPU sul chip, si decide di destinare per la cache lo spazio per contenere 8K blocchi da 128 byte.

Disegnare la struttura della cache e calcolare la sua dimensione totale espressa in bit, nelle seguenti configurazioni:

- (a) indirizzamento diretto.
- (b) set associativa e 2 vie.
- (c) set associativa e 4 vie.
- (d) associativa.

5. (punti: 5)

Descrivere gli elementi essenziali dello stadio di pre-fetching nell'architettura MIC-2. Discutere in dettaglio:

- (a) la funzione di due registri MBR;
- (b) se sarebbe conveniente aumentare le dimensioni dell shift register, e perchè;
- (c) come si presenterebbe la macchina a stati finiti per rappresentare il funzionamento di uno shift register a 8 posizioni.