

Altre porte logiche elementari

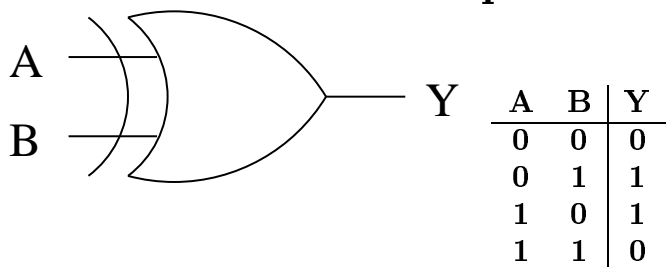
- In base alle proprietà delle porte logiche elementari **OR**, **AND** e **NOT** si verificano le seguenti identità:

$$\overline{\overline{A}} = A \quad (14)$$

$$A + \overline{A} = 1 \quad (15)$$

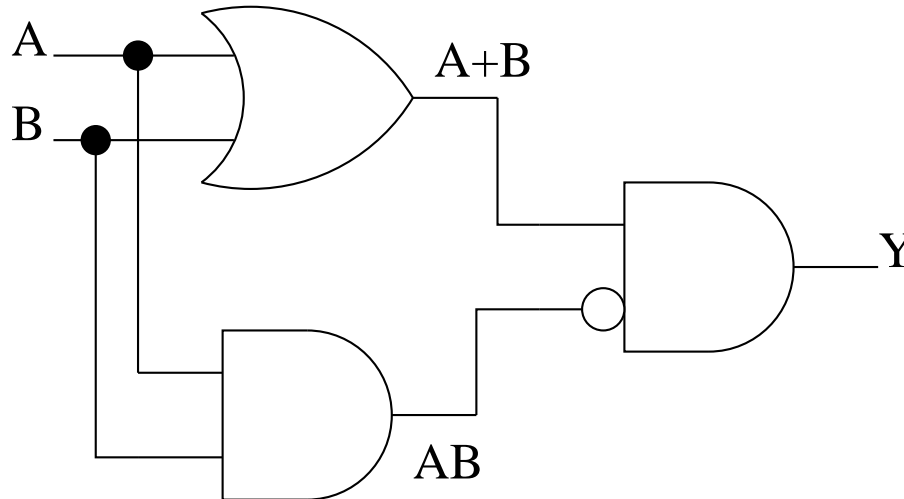
$$A\overline{A} = 0 \quad (16)$$

- In linea di principio è possibile realizzare qualsiasi **circuito combinatorio** (in cui lo stato delle uscite sia una funzione booleana univoca dello stato degli ingressi) con le tre porte **OR**, **AND** e **NOT**; tuttavia vengono considerate elementari per la loro semplicità anche le porte logiche **XOR**, **NAND** e **NOR**.
- *Definizione:* la porta logica **XOR** (OR esclusivo) ha due ingressi A, B ed una uscita Y, la quale assume il valore 1 se **uno e uno solo** degli ingressi presenta il valore 1.
- Il funzionamento della porta **XOR** può essere specificato in modo completo dalla tabella di verità:



- La funzione **XOR** serve ad esempio a determinare se due bit sono diversi (infatti $Y = 1$ se e solo se $A \neq B$), ed ha importanti applicazioni nelle unità aritmetiche dei calcolatori.

- L'operazione di **XOR** viene indicata generalmente con la notazione $Y = A \oplus B$; essa può essere realizzata mediante una combinazione delle operazioni elementari già viste, ad esempio con $Y = (A + B)(\overline{AB})$:

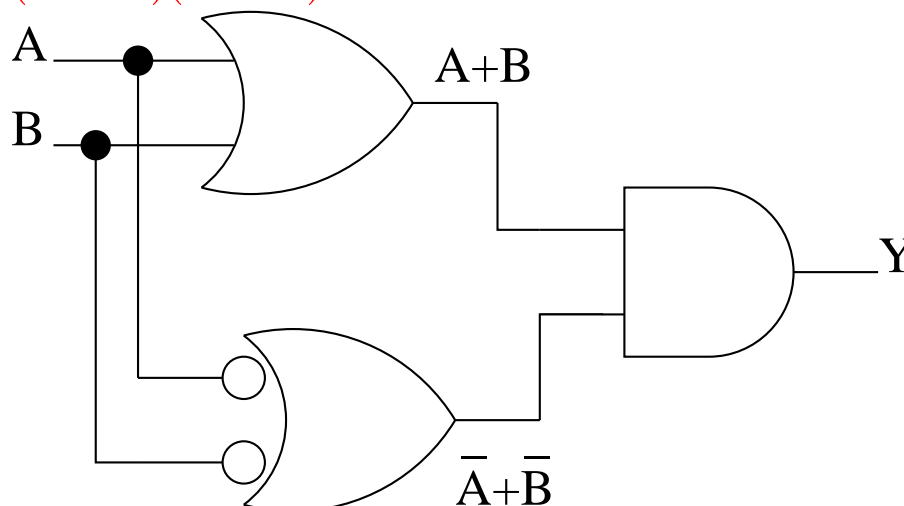


- Per trovare altre espressioni equivalenti dell'operazione **XOR** è utile considerare le due **Leggi di De Morgan** dell'algebra di Boole:

$$\overline{ABC \dots} = \overline{A} + \overline{B} + \overline{C} + \dots \quad (17)$$

$$\overline{A + B + C + \dots} = \overline{A} \overline{B} \overline{C} \dots \quad (18)$$

- Applicando la prima legge si trova subito $(A+B)(\overline{AB}) = (A+B)(\overline{A} + \overline{B})$:



Analogamente si trovano altre due espressioni equivalenti: $Y = A \oplus B = \overline{AB} + B\overline{A}$
 e $Y = A \oplus B = \overline{AB} + \overline{A} \overline{B}$.

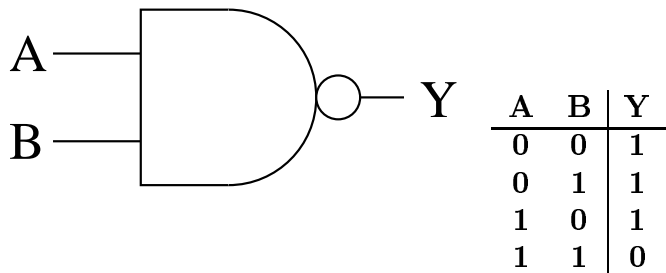
- Mediante le leggi di De Morgan è facile dimostrare formalmente che un circuito **AND** in logica positiva equivale ad un circuito **OR** in logica negativa:

$$Y = AB \dots N \quad (19)$$

$$\bar{Y} = \bar{A} + \bar{B} + \dots + \bar{N} \quad (20)$$

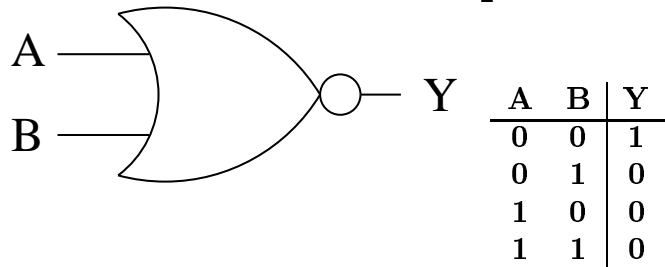
si può quindi costruire un generico circuito combinatorio usando solo due tipi di porta logica: **AND** e **NOT**, oppure **OR** e **NOT**.

- *Definizione:* la porta logica **NAND** (AND negato) ha due ingressi A, B ed una uscita Y, la quale assume il valore 0 se e solo se **entrambi** gli ingressi presentano il valore 1.
- Il funzionamento della porta **NAND** può essere specificato in modo completo dalla tabella di verità:

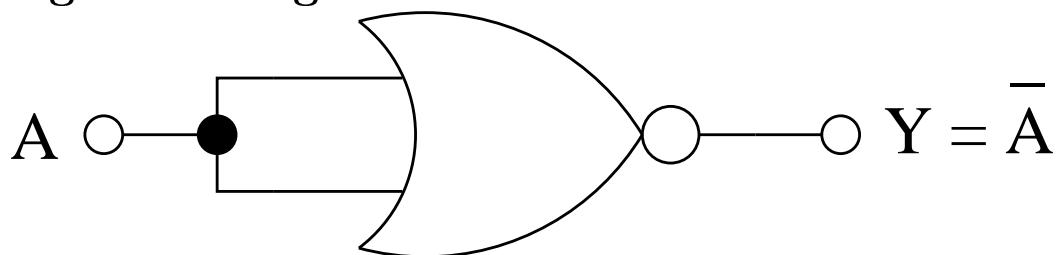


- Il circuito **NAND** può essere realizzato ad es. aggiungendo un invertitore a transistor al circuito **AND** già visto (costruito con diodi e resistenze): si tratta di una realizzazione DTL (*diode-transistor logic*). Vedremo più avanti che esistono famiglie logiche più moderne con migliori prestazioni: ad esempio TTL (*transistor-transistor logic*) e CMOS (*complementary metal-oxide-semiconductor*).

- *Definizione:* la porta logica **NOR** (OR negato) ha due ingressi A, B ed una uscita Y, la quale assume il valore 1 se e solo se **entrambi** gli ingressi presentano il valore 0.
- Il funzionamento della porta **NOR** può essere specificato in modo completo dalla tabella di verità:



- Anche il circuito **NOR** può essere realizzato nella famiglia logica DTL aggiungendo un invertitore a transistor ad un circuito **OR** costruito con diodi e resistenze.
- Usando le leggi di De Morgan si può vedere che è possibile costruire un generico circuito combinatorio usando **un solo tipo** di porta logica, sia essa **NAND** oppure **NOR**: per es. è possibile realizzare la funzione **NOT** usando un circuito **NOR** con i due ingressi collegati insieme:



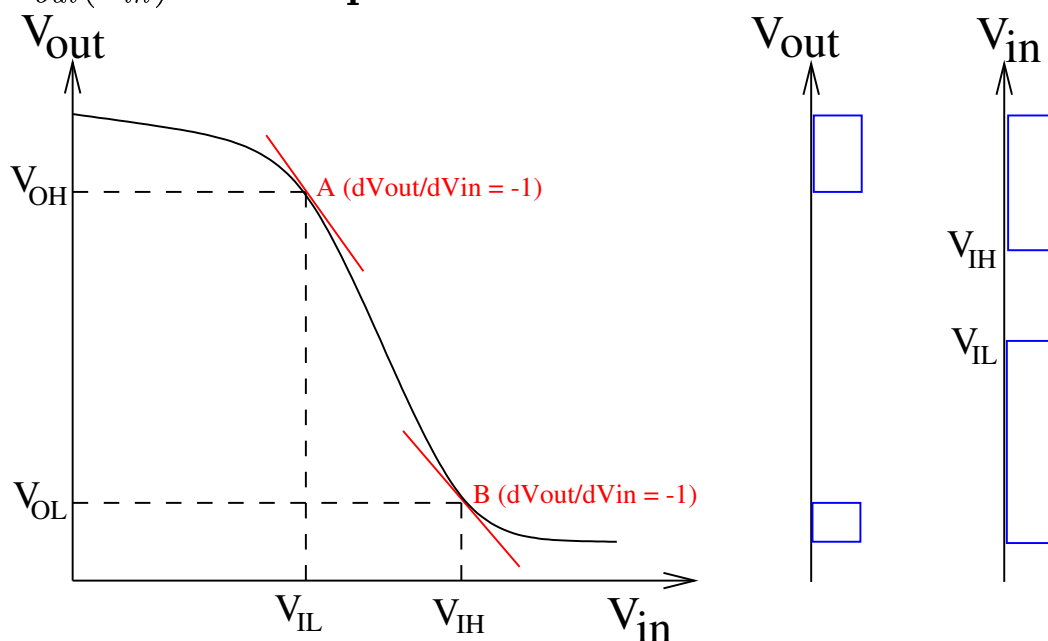
(la porta logica utilizzata deve contenere al suo interno l'operazione di negazione)

Invertitori ideali e reali

- La costruzione di porte logiche mediante componenti **reali** comporta deviazioni rispetto al comportamento ideale, in particolare:

caratteristica	ideale	reale
$V(0), V(1)$	valori definiti	intervalli
velocità commutaz.	infinita	finita
consumo statico	0	> 0
consumo dinamico	0	> 0
fan-out	illimitato	limitato

- Consideriamo un invertitore (sia bipolare sia MOSFET); la caratteristica di trasferimento in tensione $V_{out}(V_{in})$ è del tipo:



- L'intervallo di V_{out} utile per definire $V(1)$ è delimitato inferiormente da V_{OH} (punto **A**): si ottiene per un ampio intervallo di valori d'ingresso $V_{in} \leq V_{IL}$.
- Analogamente l'intervallo di V_{out} utile per definire $V(0)$ è delimitato superiormente da V_{OL} (punto **B**): si ottiene per un ampio intervallo di valori di V_{in} , delimitato inferiormente da V_{IH} .

- Si vede che ci sono dei margini di sicurezza M_H e M_L che permettono di tollerare la presenza di rumore nel corso della propagazione di un segnale logico:

$M_H = V_{OH} - V_{IH} > 0$, $M_L = V_{IL} - V_{OL} > 0$; se i margini sulle tensioni di ingresso vengono rispettati, ad ogni passaggio in una porta NOT i valori di tensione in uscita vengono riportati entro gli intervalli più stretti.

- Il tempo di commutazione di un invertitore è necessariamente > 0 anche in risposta a un segnale ideale in ingresso; viene descritto da due componenti, il ritardo di propagazione: $t_p = t(V_{out} = 50\%) - t(V_{in} = 50\%)$ (spesso si distingue t_{pLH} da t_{pHL}), e il tempo di salita (o discesa) $t_r = t(V_{out} = 90\%) - t(V_{out} = 10\%)$.
- La potenza dissipata da un invertitore ideale è nulla in quanto in ogni istante è nulla o la tensione ($V(0) = 0$) o la corrente ($I(V(1)) = 0$); invece in un invertitore reale si ha potenza non nulla sia nel caso statico ($V(0) > 0$ oppure $I(V(1)) > 0$) sia nel caso dinamico (la transizione di stato avviene in un tempo > 0).
- Il numero di ulteriori porte logiche pilotabili dall'uscita di una porta (il c.d. *fan-out*) è limitato: nell'esempio, in cui la porta di sinistra è schematizzata con un interruttore e una resistenza R_0 , il circuito funziona correttamente se la tensione all'ingresso delle N porte pilotate è $V > V_{IH} \Rightarrow N$ ha un limite superiore.

